# KOREAN PATENT ABSTRACTS

Application No. 1019980009231 Publication No. 1019980080414 Application Date. 19980318 Publication Date. 19981125

Applicant:

Murata Seisakusyo Co. Ltd

Inventor:

Inoue Hidehiro

Priority:

9-64351 (March 18, 1997)

Title of Invention
THERMISTOR DEVICE

## (57) Abstract:

The thermistor device includes a pair of electrodes that are ohm-contacted with one surface of a thermistor element and oppositely formed on one surface of the thermistor element. Each of these electrodes includes a contact layer made of a thin film, and an external electrode layer formed only on the surface where these electrodes are oppositely formed, and made of metal material such as Au, Ag, Pd, Pt, Sn and their alloys.

공고특허10-0258677

## (19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) Int. Cl. <sup>7</sup> H01C 7/02 (45) 공고일자 2000년06월15일 (11) 공고번호 10-0258677 (24) 등록일자 2000년03월14일

(21) 출원번호	10-1998-0009231	(65) 공개번호	특1998-0080414	
(22) 출원일자	1998년 03월18일	(43) 공개일자	1998년11월25일	
(30) 우선권주장	9-64351 1997년03월18일	일본(JP)		
(73) 특허권자	가부시키가이샤 무라타 세이사쿠쇼 무라타 야스타카 일본국 교토후 나가오카쿄시 덴진 2초메 26방 10고			
(72) 발명자	이노우에 히데히로 일본국 교오또후 나가오까꾜시 덴 이사꾸쇼 다카오카 유이치 일본국 교오또후 나가오까꾜시 덴 이사꾸쇼			
(74) 대리인	윤동열 이선희			
심사관 : 조지훈				

#### (54) 서미스터 소자

## 요약

서미스터 소자는, 서미스터 소체의 한쪽 표면과 음접촉하며 서미스터 소체의 한쪽 표면상에서 서로 대향하여 형성된 한 쌍의 전극들을 구비한다. 이들 전극들 각각은 박막의 접촉층; 및 상기 접촉층 위로 직접 또는 간접으로 형성되어 있고, 이들 전극들이 서로 대향하여 형성된 상기 표면에만 형성되며, 예를 들어, Au, Ag, Pd, Pt, Sn 및 이들의 합금과 같은 금속재료로 구성된 외부전국층을 구비한다.

## 대표도

도1

## 명세서

#### 도면의 간단한 설명

도 1a 및 도 1b는 각각 본 발명의 제 1 구현예에 따른 서미스터 소자의 측면도와 저면도이다.

도 2a와 도 2b 및 도 2c와 도 2d는 본 발명의 제 1 구현예에 따른 서미스터 소자를 얻기 위한 제조공정을 보여주는 개략도(schematic sketches)이다.

도 3a, 도 3b, 도 3c, 도 3d, 및 도 3e는 본 발명의 제 1 구현예에 따른 서미스터 소자의 제조공정을 더 보여주기 위한 개략적 단면도이다.

도 4a 및 도 4b는 도 3b 및 도 3c에 각각 대응하는 평면도이다.

도 5는 도 3e에 대응하는 평면도이다.

도 6a 및 도 6b는 각각 본 발명의 제 2 구현예에 따른 다른 서미스터 소자의 측면도 및 저면도이다.

도 7a 및 도 7b는 각각 본 발명의 제 3 구현예에 따른 또 다른 서미스터 소자의 측면도 및 저면도이다.

도 8a 및 도 8b는 각각 본 발명의 제 2 구현예의 변형인 또 다른 서미스터 소자의 측면도 및 저면도이다.

도 9a 및 도 9b는 각각 본 발명에 따른 다른 변형인 또 다른 서미스터 소자의 측면도 및 저면도이다.

도 10은 본 발명에 따른 또 다른 서미스터 소자의 측면의 단면도이다.

도 11은 시간경과에 따른 저항치의 변화율의 시험 결과를 보여주는 도면이다.

도 12는 시험(test)용 서미스터 소자의 실장을 위한 접합공정을 설명하기 위한 인쇄회로판의 개략적 사시도이다.

도 13a 및 도 13b는 각각 종례의 서미스터 소자의 사시도 및 단면도이다.

도 14a 및 도 14b는 각각 종례의 다른 서미스터 소자의 측면도 및 저면도이다.

(도면의 주요 부분에 대한 부호의 설명)

1, 11, 21, 31, 41, 51: 서미스터 소자

2, 12: 서미스터 소체

2a, 12a: 하면

3, 13, 43, 53: 제 1 전극

4, 14, 44, 54: 제 2 전극

3a, 4a, 13a, 14a, 43a, 44a, 53a, 54a: 접촉층

3b, 4b, 13c, 14c, 43b, 44b, 53b, 54b: 외부전극층

13b, 14b: 중간층

13d, 14d: 제 2 중간층

15, 16: 절연성 수지층

## 발명의 상세한 설명

## 발명의 목적

## 발명이 속하는 기술 및 그 분야 종래기술

본 발명은 온도검출 및 회로의 온도보상에 이용된 서미스터 소자에 관한 것이다. 특히, 본 발명은 표면 심장에 적합한 외부전국구조를 갖는 서미스터 소자에 관한 것이다.

전자부품의 고밀도 실장이 요구되기 때문에, 서미스터 소자는 인쇄회로판에 표면실장가능하게 되는 것이 요구된다. 도 13 및 도 14(또는 도 13a, 도 13b, 도 14a, 및 도 14b)는 종래의 표면 실장가능한 서미스터 소자의 예를 나타낸다.

도 13a 및 도 13b는 음의 저항온도특성(NTC)을 갖는 재료로 구성된 서미스터 소체 62의 두 개의 말단면들을 도포하도록 형성된 전극들 63, 64를 갖는 서미스터 소자 61을 나타낸다. 이들 전극들 63, 64는 직사각형의 평행육면체의 형상으로 서미스터 소체 62의 말단면들 하나씩에 각각 형성되며, 뿐만 아니라 상기 말단면에 인접하는 남아있는 네 개의 면들, 즉, 상 하 및 두 개의 측면들에까지 연장되도록 형성된다. 따라서, 이런 서미스터 소자 61은 이것의 하면 62a를 인쇄회로판에 형성된 전극랜드에 예를 들어, 땜납에 의해 부착시킴으로써 용이하게 표면실장될 수있다.

도 14a 및 도 14b는 일본 특허 공고번호 7-29704호 공보에 기재된 유형의 서미스터 소자 65를 나타내며, 직사각

형의 평행육면체 형상의 서미스터 소체 66의 하면 상에서, 이들 사이에 소정의 간격을 두고 서로 대향하도록 형성된 제 1 전극 67 및 제 2 전극 68을 구비하는 것을 특징으로 한다. 이런 서미스터 소자 65의 소형화의 요구에 의해이것의 전극들 67과 68간의 간격이 과도하게 감소되는 경우, 그러나 단락의 위험이 증가한다.

단락의 발생을 방지하기 위해, 제 1 전극 67과 제 2 전극 68간의 간격보다 더 큰 간격으로 서로 분리되어 있으며 제 1 및 제 2 전극들 67, 68에 각각 형성된 두 개의 외부전극들 69와 70간의 서미스터 소체 66의 하면을 도포하도록, 서미스터 소자 65는 도 14a 및 도 14b에 나타낸 바와 같이 무기 재료로 된 절연층 71을 구비한다. 이들 외부전 극들 69, 70 이외에도 제 1 및 제 2 전극들 67, 68이 다른 표면들에 연장되어 형성되지 않고 서미스터 소체 66의 하면에만 모두 형성되기 때문에, 서미스터 소자 65는 또한 인쇄회로판에 이것의 하면 66a를 예를 들어 땜납 리플로 심장법 또는 땜납 호름 심장법을 이용하여 부착시킴으로써 용이하게 표면심장된 수 있다.

#### 발명이 이루고자하는 기술적 과제

도 13a 및 도 13b에 나타낸 서미스터 소자 61에 의해, 각각의 전극들 63, 64는 서미스터 소체 62의 다섯 면들에 연장되도록 형성된다. 따라서, 이것이 땜납에 의해 인쇄회로판에 표면심장될 수 있지만, 땜납은 고밀도 심장을 곤란하게 만드는 "필레(fillets)"라고 간주되는 팽창부(swollen part)를 형성하는 경향이 있다. 이것은 다음과 같이 설명될 수 있다. 서미스터 소체 62의 하면 62a에 땜납을 인가함으로써, 서미스터 소자 61이 인쇄회로판에 표면심장된다면, 이것이 수행되는 경우, 서미스터 소체 62의 하면에 위치해 있는 상기 전국부들 63, 64가 땜납에 의해 접합될 수 있으나, 용융된 땜납이 서미스터 소체 62의 하면과 직각인 세 개의 면들을 따라 부풀어 올라서 이에 의해 필레가 형성된다. 따라서, 심장을 위해 요구되는 부분은 서미스터 소자 61의 평평한 부분보다 훨씬 크게 된다. 이것은 고밀도 심장을 달성하기 위한 시도에 있어서 심각한 문제점으로 작용한다.

한편, 도 14a 및 도 14b에 나타낸 서미스터 소자 65에 대하여, 접속을 이루기 위한 외부전극들 69, 70은 서미스터 소체 66의 하면에만 설치된다. 이리하여, 필레의 문제점이 없어지며, 따라서 심장부가 더 작게 형성될 수 있으며, 도 13a 및 도 13b의 서미스터 소자 61의 경우에 비하여 고밀도의 심장이 달성될 수 있다. 그러나, 도 14a 및 도 14b의 서미스터 소자 65는 땜납 페이스트에 의한 땜납 리플로 심장법 또는 용융된 땜납에 의한 땜납 흐름 심장법을 이용하여 본래 형성된다. 따라서, 더 높은 심장밀도가 이런 심장법에 의해 달성되는 것이 매우 곤란하며, 예를 들어 하기의 이유에 의해서이다.

- (1) 인쇄법에 의해 (인쇄회로판에) 형성된 땜납랜드가 고정밀도로 수행되지 않는 경우 고밀도의 실장이 불가능하나, 땜납랜드의 인쇄의 정확도에 한계가 있다.
- (2) 땜납재료가 용융된 경우, 서미스터 소자는 기판(base board) 위에 땜납랜드로부터 재배치되기 쉽다.
- (3) 땜납층의 두께를 제어하기가 곤란하며, 따라서 높이 방향으로 서미스터 소자의 실장 재배치를 제어하는 것이 곤란하다.

상기 리플로법 및 흐름법에 의해서는, 게다가, 땜납의 취화(embrittlement) 때문에 접합의 기계적 강도가 약화되며, 칩부품의 전기적 접속이 때때로 악화된다. 온도검출용으로 이용된 서미스터는 약 1% 수준의 정확도가 요구되기 때문에, 전기적 접속의 이런 악화는 치명적인 결점일 수 있다.

최근, 범프실장법이라 간주되는 새로운 실장법이, 리플로 실장법 또는 흐름 실장법에 비하여 실장밀도가 더 높은 향상된 실장법으로서 인기가 있다. 범프 실장법은 보통 Au 또는 Sn-Pb를 포함하는 범프라 하는 원통형상의 또는 사각기둥꼴의 돌출부가 칩부품과 기판(base board)간에 삽입되며, 범프는 열압착 접합에 의해 또는 공정합금화 (eutectic alloy formation)에 의해 기판 및 칩부품과 함께 접합되는 것을 특징으로 하는 기술이다.

이 방법에 의해, 범프는 고정밀도로 칩부품 또는 기판에 형성될 수 있으며, 범프가 정확하게 형성될 수 있는 한, 칩 부품이 상기 기판에 정확하게 부착될 수 있다. 이 방법의 다른 효과는 필레의 문제가 없다는 것이다.

범프 접합 중에서 Au 범프접합은 높은 기계적 강도를 지녀서, 땜납 재료에서 볼 수 있는 상기 종류의 취화 (embrittlement) 문제점이 없기 때문에 특히 선호된다. 따라서, 확실한 접합이 이에 의해 실현될 수 있다.

상슬한 종래의 서미스터 소자 61, 65는, 그러나, 땜납재료를 사용하여 실장되는 것이 원래 쉽기 때문에 범포실장에 적합하지 않으며, 도전성 페이스트로 구성된 이들의 전극용 기층(base layer)을 구비한다. 바꾸어 말하면, 전극들 63, 64는, 기층을 얻기 위해 서미스터 소체 62에 도전성 페이스트를 인가한 후 이것을 소성한 후 그런 다음 땜납 습윤성을 향상시키기 위해 Sn 또는 Sn-Pb합금으로 된 층을 형성함으로써 형성된다. 서미스터 소자 65에 대하

여, 서미스터 소체 66의 하면 66a에 Ag와 같은 도전성 페이스트를 도포한 후 그런 다음 이들에 소성법을 실시함으 로써, 이것의 제 1 및 제 2 전극들 67, 68이 형성된다.

따라서, 도전성 페이스트를 도포한 후 이것에 상슐한 소성법을 실시함으로써 형성된 전극들에 Ni 또는 Sn-Pb를 도금함으로써, 외부접속용 외부전극층이 형성된 경우, 기층은 두껍고 평평하지가 않다. 그 결과, 그 위에 외부전극 의 표면들은 반드시 또한 평평하지는 않았다.

서미스터 소자가 범프심장법에 의해 기판에 심장된 경우, 범포들과 서미스터 소자의 전국들은 서로 확실하게 접촉 한 것임에 틀림없다. 따라서, 서미스터가 큰 만입들과 돌출부들을 갖는 매우 고르지 못한 표면들을 갖는 외부전극 들을 구비한 경우, 확실한 접촉이 범프접합법에 의해 기대되지 못한다.

그러므로, 본 발명의 목적은 범프접합에 의한 표면 실장에 적합하고, 신뢰성 있는 접속을 갖는 서미스터 소자를 제 공하는 것이다.

## 발명의 구성 및 작용

상기한 목적과 다른 목적이 달성될 수 있는 본 발명에 따른 서미스터 소자는, 서미스터 소체; 및 상기 서미스터 소 체의 한쪽 표면 위에서 서로 대향하여 형성된 한 쌍의 전극들을 포함하는 것을 특징으로 할 뿐만 아니라, 이들 전 극들이 서미스터 소체와 옴접촉하며, 각각은 박막의 접촉층; 및 상기 접촉층 위로 직접 또는 간접으로 형성되어 있 고, 한 쌍의 전극들이 서로 대향하여 형성된 상기 표면에만 형성되며, 예를 들어, Au, Ag, Pd, Pt, Sn 및 이들의 합 금과 같은 금속재료로 구성된 외부전극층을 포함하는 것을 특징으로 할 수 있다. 각 전극의 접촉층은 박막형성법 에 의해 형성되기 때문에, 도전성 페이스트를 도포한 후 소성법을 십시함으로써 형성된 종래의 후막 전극층의 표 면에 비하여, 이것의 표면의 평활도가 훨씬 높다. 그 결과, 그 위에 형성된 외부전극층은 또한 종래의 서미스터 소 자에 비하여 평활도가 훨씬 높다. 따라서, 본 발명에 따른 서미스터 소자가 범프접합법에 의해 심장된 경우, 범프 와 외부전극층간의 접속의 신뢰성이 향상된다. 본 발명에 따른 서미스터 소자는 그러나, 땜납을 이용하는 흐름법 (flow) 또는 리플로법(reflow)에 의해 심장될 수 있다. 바꾸어 말하면, 본 발명은 서미스터 소자의 심장법에 의해 제 한되지 않는다.

범프실장법에 따라서, 범프는 서미스터 소자의 외부전극층들과 회로기판간에 삽입되며, 열이 가해져서, 서미스터 소자의 외부전극층들 이외에도 회로기판의 선들(wires) 또는 리드단자들에 범프를 접속시키며, 그 결과 서미스터 소자는 실장기판에 기계적으로 전기적으로 모두 접속된다.

Au와 Au 합금 및 Sn-Pb 합금이 보통 범프용으로 사용된다. 상기 외부전극층들은, 범프접합에 의해 접속의 신뢰성 이 더욱 향상될 수 있도록 하기 위한 범프 재료의 종류에 따라서 예를 들어, Au, Ag, Pd, Pt, Sn 및 이들의 합금과 같은 재료로 구성된다. 상기 범프들이 Au 또는 Au 합금을 포함하는 경우, 바람직하게는 외부전극층들은 Au 또는 Au 합금으로 구성되는 것이 좋다. 바꾸어 말하면, 범프들과 외부전극층간의 접합의 신뢰성은, 이들 모두가 동일한 재료를 함유한다면 향상될 수 있다.

본 발명의 구현예에 따라서, 한 쌍의 전극들의 접촉충들은, 상기 한쌍의 전극들이 서로 대향하여 형성된 서미스터 소체의 한쪽 표면에만 형성된다. 접촉충들이 서미스터 소체의 다른 쪽 표면 위로 연장되는 것이 방지되지는 않지 만, 한 쌍의 서로 대향하는 전극들이 형성된 서미스터 소체의 표면 위에 접촉층들이 형성된다면, 땜납 흐름법 또는 리플로법이 이용되는 경우, 필레(fillets)의 형성이 확십히 방지될 수 있다.

바람직하게는, 접촉충들은 서미스터 소체와 옴접촉을 확실히 형성할 수 있는 예를 들어, Ni, Cr, Cu, Au, Ag 및 이 들의 한금과 같은 금속재료로 구성되는 것이 좋다. 따라서 원하는 서미스터 소자의 특성들은 이것의 전극들에 의 해 확실히 달성될 수 있다.

외부전극층들은 접촉층들 위로 직접으로 형성될 수 있거나, 한 개 또는 2 개의 중간층을 사이에 두고 간접적으로 형성될 수 있다. 예를 들어, Ni, Cu 및 이들의 합금과 같은 재료로 된 단일 중간층이 있을 수 있거나, 또는 제 1 중 간층과 접촉층간에 예를 들어, Au, Ag, Pd, Pt, Sn 및 이들의 합금과 같은 재료로 된 제 2 중간층이 있을 수 있다. 외부전극층이 점령된 경우에도, Ni, Cu 또는 이들의 합금으로 된 중간층은 땜납과 합금을 형성하며, 그 결과 충분 한 접합강도가 유지될 수 있으며 따라서 서미스터 소자는 땜납 흐름법 또는 리플로법에 의해 또한 실장될 수 있다. 상슐한 제 2 중간층은 접촉층들과 외부전극층들 간의 기계적 접속을 향상시킨다.

또한 바람직하게는, 전극들이 서로 대향하여 형성되어 있는 서미스터 소체의 적어도 동일 표면부를 도포함 절연성 수지층을 제공하는 것이 좋다. 이런 절연성 수지층은 서미스터 소자의 내습성을 향상시키며, 서미스터 소자가 땜

납 리플로법 또는 땜납 흐름법 의해 심장된 경우 땜납 브리지(briges)의 부착을 방지하며, 이들의 대향거리가 상대적으로 짧은 경우에도 전극률간의 단락의 가능성을 감소시킨다. 이런 절연성 수지층은, 서로 대향하는 이들의 에지부듈과 같은 전국부들을 도포하도록 형성되거나, 또는 전극듈이 형성되어 있는 한쪽 표면 이외에 다른 표면듈에까지 연장하도록 형성될 수 있다.

전극들이 형성되어 있는 한쪽 표면과 대향하는 서미스터 소체의 표면에 제 2 절연성 수지층이 설치될 수 있다. 절 연성 수지층으로 이렇게 도포된 서미스터 소체의 두 표면들에 의해, 서미스터 소자의 내습성이 더욱 향상될 수 있다.

한 쌍의 전극들이 한쪽 표면에만 형성되는 것에 한정되지 않는다. 이들은 서미스터 소체의 다른 표면들에 서로 대향하여 형성될 수 있다.

본 발명에 편입되며 본 발명의 일부를 형성하는 첨부한 도면들은 본 발명의 구현예들을 설명하며, 명세서와 함께 본 발명의 워리를 설명한다.

이하, 다른 구현예들에 속하는 경우에도 동일한 구성요소들은 동일한 기호들에 의해 표시되며, 반복하여 설명되지 않는다.

이하, 본 발명을 여러 구현예들을 이용하여 설명한다. 도 1a 및 도 1b는 본 발명의 제 1 구현예에 따른 NTC (negative temperature coefficient) 서미스터 소자 1을 나타내며, NTC 서미스터 소자 1은 다수개의 전이금속 (transition metal) 산화물로 구성되며 음의 저항온도특성(resistance having a negative temperature coefficient)을 갖는 소결체로 이루어진 서미스터 소체 2를 갖는다. 서미스터 소체 2는 직사각형의 평행육면체의 형상이며, 한 쌍의 전극들(제 1 전극 3 및 제 2 전극 4)이 서미스터 소체 2의 하면 2a에 형성된다. 제 1 전극 3은 하면 2a상에서 좌측 말단면 2b의 에지부(edge)로부터 중심을 향하여 연장되어 형성되며, 제 2 전극 4는 하면 2a상에서 우측 말단면 2c의 대향 에지부로부터 중심을 향하여 연장되어 형성된다. 하면 2a의 중앙에는 전극이 설치되어 있지 않아서, 하면 2a의 제 1 전극 3과 제 2 전극 4는 서로 마주본 관계에서 서로 대향한다.

제 1 전극 3 및 제 2 전극 4 각각은, 접촉층 3a 또는 4a와; 대응하는 접촉층 3a 또는 4a에 형성된 외부전극층 3b 또는 4b를 구비한다. 접촉층들 3a, 4a는 서미스터 소체 2와 옴접촉할 수 있는 재료를 포함하며, 이것은 예를 들어, Cr, Ni, Cu, Au, Ag와, Ni-Cr 합금 및 Ni-Cu 합금과 같은 이들의 합금이며, 이들은 예를 들어, 증착법(deposition), 스퓨터링법(sputtering), 무전해 도금법(electroless plating), 및 전해 도금법(electrolytic)과 같은 박막형성법에 의해 형성된다. 본 구현예에 따르면, 접촉층들 3a, 4a는 하기에서 설명될 Ni-Cr 합금의 진공 증착법에 의해 서미스터 소체 2에 형성된다. 주지하는 바와 같이, 본 발명에 따른 접촉층들 3a, 4a가 박막형성법에 의해 형성되기 때문에, 도전성 페이스트를 도포하고 소성함으로써 형성된 후막전극에 비하여, 이들은 표면 돌출과 표면 만입 (indentation)이 덜하다. 전극들이 형성될 하면 2a가 연마된다면, 즉, 접촉층들을 형성시키기 이전에 다이아몬드입자를 이용하여 평활도를 항상시킨다면, 외부전극층들 3b, 4b의 외면의 돌출과 만입이 덜할 것이다.

외부전극층들 3b, 4b는 외부와의 전기적 접속의 신뢰성을 높이기 위해 설치된다. 본 발명의 구현예에 따르면, 이들은 Au막들로 구성되며, Au 이외에 Ag, Pd, Pt, 및 Sn과 같은 다른 재료들로 형성될 수 있고, 뿐만 아니라 예를 들어. Ag-Pd. Au-Sn. Au-Si. 및 Au-Ge와 같은 이들 금속들의 합금이 사용될 수 있다.

외부전극층들 3b, 4b는 이런 재료로 구성되기 때문에, 서미스터 소자 1은 예를 들어, Au와 Sn-Pd 합금과 같은 재료로 구성된 범프(bump)를 이용한 범프접합법에 의해 쉽게 표면실장될 수 있다. 이들 외부전극층들 3b, 4b는 평활면을 갖는 접촉층들 3a, 4a 위로 형성되기 때문에, 이들이 또한 평활면을 갖으며 따라서 범프접속법에 의해 신뢰성 있는 접속을 얻을 수 있다.

이하, 도 2~도 5를 참조하여 서미스터 소자 1의 제조공정을 설명한다.

먼저, Mn, Ni, 및 Co의 산화물들을 혼합하고, 바인더(binder)와 함께 반죽하여, 슬러리를 얻어서, 이 슬러리를 닥터 블레이드법(doctor blade method)에 의해 시트로 형성하였다. 소정의 두께를 갖는 이렇게 얻은 시트를 절단하여, 도 2a에 나타낸 바와 같이 다수개의 그린시트들 5를 얻었다. 이들 그린시트들 5를 적층하고, 두께 방향으로 함께 압착시킨 후, 1300℃에서 1 시간동안 소성하여, 50×50×0.5mm(도 2b 참조)의 치수를 갖는 서미스터 소체 웨이퍼(wafer) 2A를 얻었다.

그런 다음, 이 서미스터 소체 웨이퍼 2A 위에 두께가 0.2 #매인 Ni-Cr 합금막을 진공 증착법에 의해 열을 가하여 형성하고, 0.2 #매의 동일한 두께의 Au막을 이들 위에 형성하여, 도 2c에 나타낸 바와 같이 적층 금속막 6을 제조하였

다. 도 2c와 도 2d는 이 금속막 6을 일정한 단일층으로서 나타내지만, 이것은 실제로는 Ni-Cr 합금막과 그 위로 형성된 Au막으로 된 상슐한 바와 같은 구조를 갖는다. 이후, 두께가 2ょ때인 포토레지스트막(photoresist) 7이 도 2d에 나타낸 바와 같이, 스핀코팅법(spin coating method)에 의해 적층 금속막 6 위에 형성되었다.

그런 다음, 도 3a에 나타낸 바와 같이, 포토-마스크(photo-mask) 8이 포토레지스트 7 위로 형성되고, 이것을 빛에 노출시킨 후, 포토레지스트 7을 용매를 이용하여 현상하여, 도 3b와 도 4a 모두에 나타낸 바와 같이 포토레지스트 패턴 7'를 제조하였다. 포토-마스크 8은 다수개의 개구부들 8a를 구비하는데, 개구부 8a와 인접하는 개구부 8a간의 부분에 최종적으로, 하기에서 설명될 적층 금속막편들 6'가 형성된다. 이들 개구부들 8a의 크기는, 적층 금속막편들 6'의 인접쌍들 간격이 200㎞가 되도록 결정된다.

그런 다음, 도 3c에 나타낸 바와 같이, 포토레지스트 패턴 7'에 의해 도포되지 않은 적층 금속막의 부분이 산(acid)에 의해 에칭되어 없어진다. 도 3c 및 도 4b에 나타낸 바와 같이, 포토레지스트 패턴 7'로 도포된 적층 금속막편들 6'만을 남기기 위해, 이것은 먼저 산에 의해 적층 금속막 6의 Au막 부분을 에칭하고 그런 다음 Ni-Cr막을 에칭함으로써 수행된다.

다음에, 포토레지스트 패턴 7'가 제거되어, 도 3d에 나타낸 바와 같이 서미스터 소체 웨이퍼 2A에 패턴된 적층 금속막편들 6'를 얻었다. 이것은 그런 다음 도 3e와 도 5에 나타낸 선 A 및 선 B를 따라 절단되어, 1.6×0.8㎜의 치수를 갖는 평면형상의 다수개의 서미스터 소자 1을 얻었다.

도 6a 및 도 6b는 본 발명의 제 2 구현예에 따른 다른 서미스터 소자 11을 나타내며, 이것은 서미스터 소체 2에 대하여 상슬한 바와 같이 구성된 서미스터 소체 12와, 이 서미스터 소체 12의 하면 12a에 형성된 제 1 전국 13과 제 2 전국 14를 구비한다. 제 1 및 제 2 전국들 13, 14 각각은 접촉층 13a 또는 14a와, 중간층 13b 또는 14b, 및 외부전국층 13c 또는 14c를 갖는다. 이들 접촉층들 13a, 14a와, 외부전국층들 13c, 14c는 본 발명의 제 1 구현예를 참조하여 상슬한 접촉층들 3a, 4a 및 외부전국층들 3b, 4b와 같이 형성되며, 서미스터 소체 12의 말단면들 12b, 12c에 도달하지 않도록 형성된다. 본 발명의 제 1 구현예와 제 2 구현예간의 차이는, 제 2 구현예의 서미스터 소자 11은 중간층들 13b, 14b를 추가적으로 구비한다는 것에 있다.

중간층들 13b, 14b는 예를 들어, Ni의 진공 증착법에 의해 형성될 수 있다. 이들은 또한 Cu에 의해 형성될 수 있거나, 또는 Cu 또는 Ni의 합금으로 형성될 수 있다. 이들은 진공 증착법에 의해서 뿐만 아니라, 예를 들어 스퓨터링법(sputtering), 이온 도금법, 또는 무전해 도금법(electroless plating), 또는 전해 도금법(electrolytic)과 같은 다른 박막형성법에 의해서도 형성될 수 있다.

제 1 및 제 2 전극들 13, 14는 서미스터 소체 12의 하면 12a에서 서로 대향하여 형성되며 서미스터 소체 12의 다른 표면에는 형성되지 않기 때문에, 서미스터 소체 12는 서미스터 소체 12의 하면 12a로부터 인쇄회로판 등에 쉽게 표면심장될 수 있다. 다른 표면들에 전극들 13, 14가 연장되어 형성되지 않기 때문에, 땜납 흐름법(solder flow) 또는 리플로법(reflow process)이 접속을 위해 사용되는 경우에도, 금속필레(fillets)가 쉽게 형성되지 않을 것이다. 게다가, 외부전극층들 13c, 14c가 접촉층들 13a, 14a 위에 평평하게 형성되기 때문에, 상술한 본 발명의 제 1 구현예의 경우에서처럼, 이들 외부전극층들 13c, 14c는 또한, 돌출부와 오목부들이 없이 형성될 수 있다. 그 결과, 인쇄회로판등에 표면심장하는 것이, 범프접속법에 의해 접합의 신뢰성이 효과적으로 높아질 수 있다.

본 발명의 제 2 구현예에 따르면, 내습성 및 온도특성을 항상시키도록, 서미스터 소체 12의 하면 12a에 폴리이미드(polyimide)를 포함하는 (제 1) 절연성 수지층 15, 및 또 서미스터 소체 12의 상면 12d에 폴리이미드를 포함하는 (제 2) 절연성 수지층 16이 더 형성되어 있다. 게다가, 제 1 절연성 수지층 15는, 제 1 및 제 2 전극들 13, 14가 형성된 부분 이외에도, 적어도 서미스터 소체 12의 하면부 12a를 도포하도록 형성되기 때문에, 제 1 및 제 2 전극들 13, 14간의 바람직하지 않은 단락이 효과적으로 방지될 수 있다. 도 6a에 나타낸 바와 같이, 제 1 및 제 2 전극들 13, 14의 가장자리면들과 일부분들을 또한 도포하도록, 서미스터 소체 12의 하면 12a의 제 1 절연성 수지층 15가 형성될 수 있다. 도 6a는 서미스터 소체 12의 상면 12d를 도포한 제 2 절연성 수지층 16을 나타내지만, 이런 제 2 절연성 수지층은 필수적인 것이 아니며, 따라서 형성되지 않아도 된다. 제 1 및 제 2 절연성 수지층들은 폴리이미드를 포함할 필요가 없다. 이들은 에폭시계 수지 및 플루오린 함유 수지(fluorine-containing resin)와 같은 내습성이 우수한 다른 종류의 수지재료를 포함할 수 있다.

도 7a 및 도 7b는 본 발명의 제 3 구현예에 따른 또 다른 서미스터 소자 21을 나타내며, 이것은 추가로 설치된 제 2 중간층들 13d, 14d를 제외하고 상술한 제 2 구현예에 따른 서미스터 소자 11과 동일하다. 따라서, 도 7a 및 도 7b에서 동일한 구성요소들은 도 6a 및 도 6b와 동일한 기호로 표시하며, 반복하여 설명하지 않는다.

이들 제 2 중간층들 13d, 14d는, 제 1 전극 13의 접촉층 13a와 (제 1) 중간층 13b사이; 및 제 2 전극 14의 접촉층 14a와 (제 1) 중간층 14b간에 각각 형성된다. 이들은 예를 들어, Pd의 진공 중착법에 의해 형성될 수 있다. 이들은

또한, Ag, Au, Pt, 또는 Pd, Ag, Au, 또는 Pt를 함유하는 합금을 포함할 수 있다. 이들은 박막형성을 위한 진공 증 착법 이외에도 예를 들어, 스퓨터링법, 이온 도금법, 또는 무전해 도금법(electroless plating), 또는 전해 도금법 (electrolytic plating)과 같은 다른 방법에 의해 형성될 수 있다.

서미스터 소자 21이 땜납범프에 의해 십장된 경우, 제 1 중간층들 13b, 14b는 땜납 범프와의 접합강도를 향상시 키며, Au를 포함하는 외부전극층들 13c, 14c는 공기중의 산소 때문에 Ni을 포함하는 제 1 중간층들 13b, 14b의 산화를 방지하는 것 이외에, 만약 이들이 Au 또는 Au를 함유하는 합금을 포함한다면, 범프들과 제 1 및 제 2 전극 들 13, 14간의 접합강도를 향상시킨다.

접합이 땜납 범프들로 되는 경우나, 또는 접합이 실장의 땜납흐름법(soder flow) 또는 리플로법에 의해 달성되는 경우, Au를 포함하는 외부전극층들 13c, 14c는 땜납과 합금을 형성하여 이에 의해 땜납을 부식시키기도 하지만, 제 1 중간층들 13b, 14b를 형성하는 니켈과 땜납이 합금을 형성하여 그 결과 땜납이 제 1 중간층들 13b, 14b에 결 합되어 이에 의해 이들 사이에 접합강도를 향상시킬 가능성이 있다. 그래서, 이렇게 형성된 서미스터 소자는, 땜납 범프들을 이용하는 범포실장과 같은 실장법과, Au범프를 이용하는 범포실장, 및 땜납을 이용하는 땜납흐름실장법 또는 리플로 심장법 중의 어느 것에도 적합하다.

본 발명의 본 구현예에 따른 접촉층들 13a, 14a 위에 추가적으로 설치된 Pd를 포함하는 제 2 중간층들 13d. 14d 는 전해 도금법에 의해 제 1 중간층들 13b, 14b의 착막상태를 더 향상시킨다.

상슐한 구현예들은 본 발명의 범위를 제한하지 않는다. 도 8a 및 도 8b는, 이것과는 다른 도 6a 및 도 6b를 참조하 여 상슬한 본 발명의 제 2 구현예에 따른 서미스터 소자 11의 변형으로 간주될 수 있는 서미스터 소자 31을 나타내 며, 제 1 및 제 2 전극들 13, 14와 절연성 수지층 15는 서미스터 소체 12의 하면 12a에 뿐만 아니라 이것의 상면 12d에도 유사하게 형성되는 것을 특징으로 한다. 바꾸어 말하면, 본 발명에 따라 제 1 및 제 2 전극들은 서미스터 소체의 한쪽 표면 이상에 형성될 수 있다.

도 9a 및 도 9b는 본 발명에 따른 다른 변형예인 또 다른 서미스터 소자 41을 나타내며, 이것은 도 1a 및 도 1b를 참조하여 상술한 본 발명의 제 1 구현예와 다르며, 제 1 및 제 2 전극들 43, 44의 접촉층들 43a, 44a는 서로를 향 하여 돌출한 빗살처럼 각각 다르게 성형되며, 외부전극층들 43b, 44b는 본 발명의 제 1 구현예와 동일한 형상으로 되어 있는 것을 특징으로 한다. 빗의 형상으로 이렇게 형성된 접촉충들 43a, 44a에 의해, 동일한 형상이지만 다른 저항치를 갖는 서미스터 소체를 제공할 수 있다. 일반적으로, 제 1 및 제 2 전극들이 서로 대향하여 형성된 방법이 적절하게 변화될 수 있다.

접촉충들 43a, 44a와 외부전극층들 43b, 44b용 재료들은 다양한 구현예들을 위해 상술한 바와 같이 적절하게 선 택됨 수 있다. 예를 들어, 접촉층들 43a, 44a는 Ni-Cr 합금을 포함할 수 있으며, 외부전극층들 43b, 44b는 Au-Sn 합금을 포함할 수 있다.

도 10은 본 발명에 따른 또 다른 서미스터 소자 51을 나타내며, 접촉충들 53a, 54a가 서로 대향하여 형성된 면 이 외에 다른 면들에까지 연장되도록 형성된 전극들 53, 54를 구비하는 것을 특징으로 한다. 더욱 상세하게 설명하 면, 제 1 및 제 2 전극들 53, 54는 서미스터 소체 2의 하면 2a에 서로 대향하여 형성되나, 이들 전극들 53, 54의 접촉층들 53a, 54a는 서미스터 소체 2의 하면 2a 이외에도 서미스터 소체 2의 상면 2d 뿐만 아니라 말단면들 2b, 2c에까지 연장되도록 형성된다. 외부전극층들 53b, 54b가 형성되지만, 그러나, 전극들 53, 54의 접촉층들 53a, 54a가 서로 대향하여 형성된 서미스터 소체 2의 하면 2a에만 형성된다. 따라서, 이렇게 구성된 서미스터 소자들 역시 인쇄회로판등에 범프접속법에 의해 고밀도로 실장될 수 있다.

인쇄회로판에 범프실장된 본 발명에 따른 서미스터 소자는, 종래 방법 도금에 의해 인쇄회로판에 실장된 종래의 서미스터 소자에 비하여 내습성이 더욱 우수하다는 것을 증명하기 위해 심험이 수행되었다. 먼저, 본 발명의 제 1 구현예에 따른 서미스터 소자 1(실험예)을 준비하고, Au 범프접속법에 의해 인쇄회로판에 실장하였다. 그런 다음, 비교를 위해, 도 14a와 도 14b에 나타낸 바와 같이 삼층 구조의 전극들 67과 68(Ag층을 포함하는 전극들 67과 68, 및 Ni층과 Sn층욜 포함하는 외부전극들 69와 70)을 갖는 서미스터 소자(종례예)를 준비하고 인쇄회로판에 리 플로 땜납법에 의해 심장된다. 이들 두 개의 심장된 서미스터 소자들을 1000 시간동안 85℃에 방치하고, 그동안의 이들 저항치의 변화율을 측정하였다. 결과를 도 11에 나타낸다.

도 11은 1000 시간후에 실험예의 저항치의 변화율이 종례예에 비하여 훨씬 작은 1% 미만이라는 것을 명백하게 나타낸다. 이것은 종례예의 경우에 기계적 접합강도와 전기적 접속이 땜납취화(embrittlement)에 의해 악화되며, 반면 본 발명에 따른 서미스터 소자용 Au 범프접합의 기계적 강도는 거의 영향받지 않으며 이것의 온도특성이 향 상되기 때문이다.

다른 실험으로서, 본 발명의 제 1~제 3 구현예들에 따른 서미스터 소자들이 Au 범프접속법 및 땜납범프접속법 모두에 의해 인쇄회로판에 실장되었다. 비교를 위해, 도 14a 및 도 14b의 65에 나타낸 서미스터 소자들이 또한 Au범프접속법 및 땜납범프접속법 모두에 의해 인쇄회로판에 실장되었다. 도 12에 나타낸 바와 같이 서미스터 소자의 각각의 Au 범프접속을 위해, Au를 포함하는 스트립선들 55a, 55b를 갖는 알루미나 기판 55가 제조되었다. 직경 50㎞, 두께 20㎞인 두 개의 원룡형상의 Au 범프 56a, 56b, 또는 57a, 57b가 서미스터 소자의 각각의 전극들을 위한 각각의 스트립선들 55a, 55b에 설치되었으며, 실장은 400℃의 온도와 50㎏의 압력에서 달성되었다. 스트립선들 55a, 55b가 땜납 도금법에 의해 형성되었다는 점을 제외하고는 각각의 땜납범프접속이 유사하게 수행되었고, 동일한 치수를 갖는 땜납범프가 Au 범프 대신에 사용되었으며, 실장은 150℃의 온도와 20㎏의 압력에서 달성되었다.

각각의 땜납범표접합은, 스트립선들 55a, 55b가 땜납 도금법과 땜납 범표법에 의해 동일한 치수로 형성되는 것을 제외하고는 유사하게 수행되며, Au범프 대신에 이용되며, 실장은 150℃와 20g의 압력에서 달성된다.

각각 실장된 서미스터 소자의 접합은, 실장된 기판이 측면으로부터 관찰되었을 때, 모든 범프들 56a, 56b, 57a, 57b가 접합된 것으로 관찰된 경우, "양호"하다고 간주되었다. 범프들 56a, 56b, 57a, 및 57b 중의 하나가 접합되지 않은 것으로 관찰된 경우에도, "불량품"으로 간주되었다. 평가 결과(각 부문당 평가된 시료들 중의 "양호한" 시료들의 퍼센트)를 표 1에 나타낸다.

## [**H**1]

시료(시료개수)	종래예(65)	구현예 1(1)	구현예 2(11)	구현예 3(21)
Au범프 실장법	1.2%	100%	_	-
땜납범프 실장법	13.576	-	99.8%	99.3%

#### 발명의 효과

상기한 목적과 다른 목적이 달성될 수 있는 본 발명에 따른 서미스터 소자는, 서미스터 소체; 및 상기 서미스터 소체의 한쪽 표면 위에서 서로 대향하여 형성된 한 쌍의 전극들을 포함하는 것을 특징으로 할 뿐만 아니라, 이들 전극들이 서미스터 소체와 옴접촉하며, 각각은 박막의 접촉층; 및 상기 접촉층 위로 직접 또는 간접으로 형성되어 있고, 한 쌍의 전극들이 서로 대향하여 형성된 상기 표면에만 형성되며, 예를 들어, Au, Ag, Pd, Pt, Sn 및 이들의 합금과 같은 금속재료로 구성된 외부전극층을 포함하는 것을 특징으로 할 수 있다. 각 전극의 접촉층은 박막형성법에 의해 형성되기 때문에, 도전성 페이스트를 도포한 후 소성법을 실시함으로써 형성된 종래의 후막 전극층의 표면에 비하여, 이것의 표면의 평활도가 훨씬 높다. 그 결과, 그 위에 형성된 외부전극층은 또한 종래의 서미스터 소자에 비하여 평활도가 훨씬 높다. 따라서, 본 발명에 따른 서미스터 소자가 범프접합법에 의해 십장된 경우, 범포와 외부전극층간의 접속의 신뢰성이 향상된다. 본 발명에 따른 서미스터 소자는 그러나, 땜납을 이용하는 흐름법 (flow) 또는 리플로법(reflow)에 의해 십장될 수 있다. 바꾸어 말하면, 본 발명은 서미스터 소자의 실장법에 의해 제한되지 않는다.

범프심장법에 따라서, 범프는 서미스터 소자의 외부전극층들과 회로기판간에 삽입되며, 열이 가해져서, 서미스터 소자의 외부전극층들 이외에도 회로기판의 선들(wires) 또는 리드단자들에 범포를 접속시키며, 그 결과 서미스터 소자는 심장기판에 기계적으로 전기적으로 모두 접속된다.

Au와 Au 합금 및 Sn-Pb 합금이 보통 범프용으로 사용된다. 상기 외부전극층들은, 범프접합에 의해 접속의 신뢰성이 더욱 향상될 수 있도록 하기 위한 범프 재료의 종류에 따라서 예를 들어, Au, Ag, Pd, Pt, Sn 및 이들의 합금과 같은 재료로 구성된다. 상기 범포들이 Au 또는 Au 합금을 포함하는 경우, 바람직하게는 외부전극층들은 Au 또는 Au 합금으로 구성되는 것이 좋다. 바꾸어 말하면, 범포들과 외부전극층간의 접합의 신뢰성은, 이들 모두가 동일한 재료를 함유한다면 향상될 수 있다.

본 발명의 구현예에 따라서, 한 쌍의 전국들의 접촉충들은, 상기 한쌍의 전국들이 서로 대향하여 형성된 서미스터 소체의 한쪽 표면에만 형성된다. 접촉충들이 서미스터 소체의 다른 쪽 표면 위로 연장되는 것이 방지되지는 않지만, 한 쌍의 서로 대향하는 전국들이 형성된 서미스터 소체의 표면 위에 접촉충들이 형성된다면, 땜납 흐름법 또는 리플로법이 이용되는 경우, 필레(fillets)의 형성이 확실히 방지될 수 있다.

바람직하게는, 접촉충들은 서미스터 소체와 옴접촉을 확심히 형성할 수 있는 예를 들어, Ni, Cr, Cu, Au, Ag 및 이들의 합금과 같은 금속재료로 구성되는 것이 좋다. 따라서 원하는 서미스터 소자의 특성들은 이것의 전극들에 의해 확심히 달성될 수 있다.

외부전극층들은 접촉층들 위로 직접으로 형성될 수 있거나, 한 개 또는 2 개의 중간층을 사이에 두고 간접적으로 형성될 수 있다. 예름 들어, Ni, Cu 및 이들의 합금과 같은 재료로 된 단일 중간층이 있을 수 있거나, 또는 제 1 중 간층과 접촉층간에 예를 들어, Au, Ag, Pd, Pt, Sn 및 이들의 합금과 같은 재료로 된 제 2 중간층이 있을 수 있다. 외부전극층이 점령된 경우에도, Ni, Cu 또는 이들의 합금으로 된 중간층은 땜납과 합금을 형성하며, 그 결과 충분 한 접합강도가 유지될 수 있으며 따라서 서미스터 소자는 땜납 흐름법 또는 리플로법에 의해 또한 실장될 수 있다. 상술한 제 2 중간층은 접촉층들과 외부전극층들 간의 기계적 접속을 향상시킨다.

또한 바람직하게는, 전극들이 서로 대향하여 형성되어 있는 서미스터 소체의 적어도 동일 표면부를 도포함 절연성수지층을 제공하는 것이 좋다. 이런 절연성 수지층은 서미스터 소자의 내습성을 향상시키며, 서미스터 소자가 땜납 리플로법 또는 땜납 흐름법 의해 실장된 경우 땜납 브리지(briges)의 부착을 방지하며, 이들의 대향거리가 상대적으로 짧은 경우에도 전극들간의 단락의 가능성을 감소시킨다. 이런 절연성 수지층은, 서로 대향하는 이들의 에지부들과 같은 전극부들을 도포하도록 형성되거나, 또는 전극들이 형성되어 있는 한쪽 표면 이외에 다른 표면들에까지 연장하도록 형성될 수 있다.

전극들이 형성되어 있는 한쪽 표면과 대향하는 서미스터 소체의 표면에 제 2 절연성 수지층이 설치될 수 있다. 절 연성 수지층으로 이렇게 도포된 서미스터 소체의 두 표면들에 의해, 서미스터 소자의 내습성이 더욱 향상될 수 있 다

한 쌍의 전극들이 한쪽 표면에만 형성되는 것에 한정되지 않는다. 이들은 서미스터 소체의 다른 표면들에 서로 대향하여 형성될 수 있다.

범프심장법이라 간주되는 새로운 실장법이, 리플로 심장법 또는 흐름 십장법에 비하여 십장밀도가 더 높은 향상된 심장법으로서 인기가 있다. 범프 실장법은 보통 Au 또는 Sn-Pb를 포함하는 범프라 하는 원통형상의 또는 사각기둥끌의 돌출부가 칩부품과 기판(base board)간에 삽입되며, 범프는 열압착 접합에 의해 또는 공정합금화(eutectic alloy formation)에 의해 기판 및 칩부품과 함께 접합되는 것을 특징으로 하는 기술이다.

이 방법에 의해, 범프는 고정밀도로 칩부품 또는 기판에 형성될 수 있으며, 범프가 정확하게 형성될 수 있는 한, 칩 부품이 상기 기판에 정확하게 부착될 수 있다. 이 방법의 다른 효과는 필레의 문제가 없다는 것이다.

범프 접합 중에서 Au 범프접합은 높은 기계적 강도를 지녀서, 땜납 재료에서 볼 수 있는 상기 종류의 취화 (embrittlement) 문제점이 없기 때문에 특히 선호된다. 따라서, 확실한 접합이 이에 의해 실현될 수 있다.

이상에서, 본 발명을 특정의 구현예를 들어 설명하였지만, 많은 다른 변화 및 변형과 다른 적용도 가능하며, 이는 당업자들에게는 명백한 사실이다. 그러므로 본 발명은 상술한 특정한 설명에 한정되지 않으며, 첨부한 특허 청구 의 범위에 의해서만 한정될 뿐이다.

## (57)청구의 범위

## 청구함1

하면을 갖는 서미스터 소체(thermistor body)와, 제 1 전극 및 제 2 전극을 포함하는 서미스터 소자(thermistor element)로서.

상기한 제 1 전극 및 상기한 제 2 전극은 상기한 서미스터 소체의 상기한 하면 상에서 서로 대향하여 배치되며, 상기 서미스터 소체의 하면과 움접촉하며,

상기한 제 1 전국 및 상기한 제 2 전국 각각은 접촉층과 외부전국층을 포함하며,

상기한 외부전극층은 상기한 접촉층 위로 직접 또는 간접으로 배치되며, 상기한 하면에만 형성되며,

상기한 외부전극층은 Au, Ag, Pd, Pt, Sn 및 이들의 합금으로 이루어진 군에서 선택된 금속재료를 포함하는 것을 특징으로 하는 서미스터 소자.

## 청구항2

제 1항에 있어서, 상기한 접촉층은 상기한 하면에만 배치되는 것을 특징으로 하는 서미스터 소자.

#### 청구항3

제 1항에 있어서, 상기한 접촉층은 Ni, Cr, Cu, Au, Ag 및 이들의 합금으로 이루어진 군에서 선택된 금속재료를 포 함하는 것을 특징으로 하는 서미스터 소자.

#### 청구항4

제 2항에 있어서, 상기한 접촉층은 Ni, Cr, Cu, Au, Ag 및 이들의 합금으로 이루어진 군에서 선택된 금속재료를 포 함하는 것을 특징으로 하는 서미스터 소자.

#### 청구항5

제 3항에 있어서, 상기한 제 1 전국 및 상기한 제 2 전국 각각은 상기한 접촉층과 상기한 외부전극층간에 설치된 제 1 중간층을 더 포함하며, 상기한 제 1 중간층은 Ni, Cu, 및 이들의 합금으로 이루어진 군에서 선택된 금속재료 를 포함하는 것을 특징으로 하는 서미스터 소자.

## 청구함6

제 4항에 있어서, 상기한 제 1 전극과 상기한 제 2 전극 각각은 상기한 접촉층과 상기한 외부전극층간에 설치된 제 1 중간층을 포함하며, 상기한 제 1 중간층은 Ni, Cu, 및 이들의 합금으로 구성된 군에서 선택된 금속재료를 포함하 는 것을 특징으로 하는 서미스터 소자.

#### 청구항7

제 5항에 있어서, 상기한 제 1 전극 및 상기한 제 2 전극 각각은 상기한 접촉층과 상기한 제 1 중간층간에 설치된 제 2 중간층을 더 포함하며, 상기한 제 2 중간층은 Au, Ag, Pd, Pt, Sn 및 이들의 합금으로 이루어진 군에서 선택 된 금속재료를 포함하는 것을 특징으로 하는 서미스터 소자.

#### 청구항8

제 6항에 있어서, 상기한 제 1 전극 및 상기한 제 2 전극 각각은 상기한 접촉층과 상기한 제 1 중간층간에 설치된 제 2 중간층을 더 포함하며, 상기한 제 2 중간층은 Au, Ag, Pd, Pt, Sn 및 이들의 합금으로 이루어진 군에서 선택 된 금속재료를 포함하는 것을 특징으로 하는 서미스터 소자.

#### 청구항9

제 1항에 있어서, 적어도 상기한 하면부 위로 절연성 수지층을 더 포함하며, 상기한 제 1 전극도 상기한 제 2 전극 도 상기한 부분 위에 배치되지 않는 것을 특징으로 하는 서미스터 소자.

#### 청구항10

제 2항에 있어서, 적어도 상기한 하면부 위로 절연성 수지층을 더 포함하며, 상기한 제 1 전국도 상기한 제 2 전국 도 상기한 부분 위에 배치되지 않는 것을 특징으로 하는 서미스터 소자.

## 청구항11

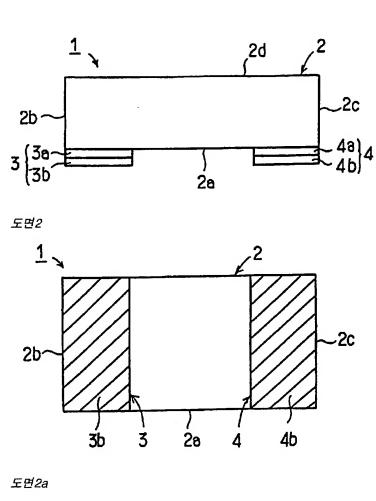
제 9항에 있어서, 상기한 하면과 대향하는 상기 서미스터 소체의 다른 쪽 표면 위에 다른 절연성 수지층을 더 포함 하는 것을 특징으로 하는 서미스터 소자.

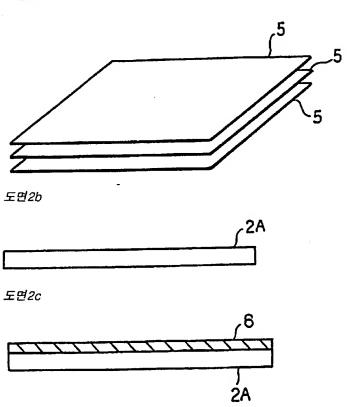
## 청구항12

제 10항에 있어서, 상기한 하면과 대항하는 상기 서미스터 소체의 다른 쪽 표면 위에 다른 절연성 수지층을 더 포 함하는 것을 특징으로 하는 서미쇼터 소자.

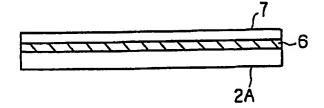
#### 도면

#### 도면1

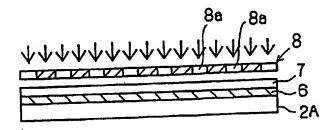




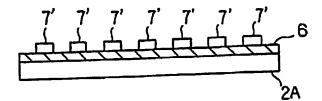
도면2d



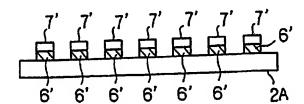
도면3a



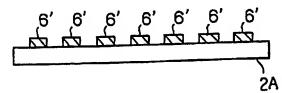
도면3b



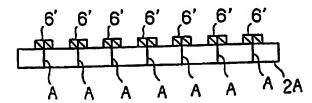
도면3c



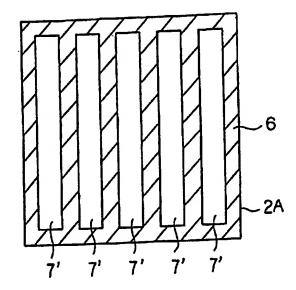
도면3d



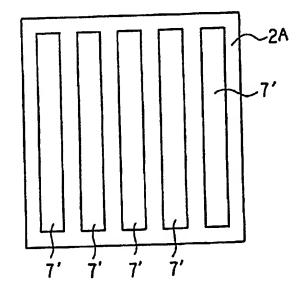
도면3e



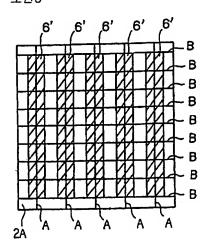
도면4a

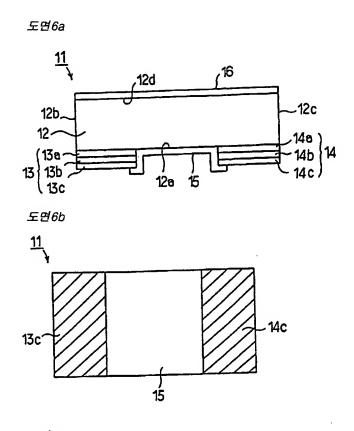


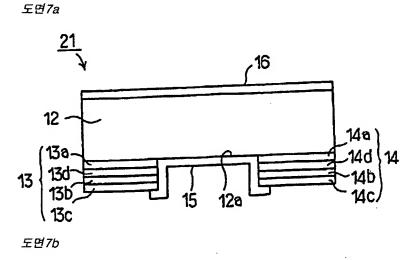
도면4b

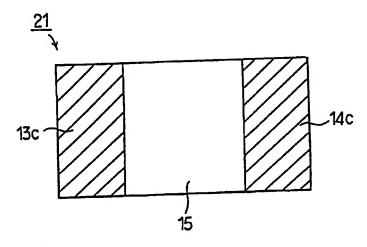


도면5

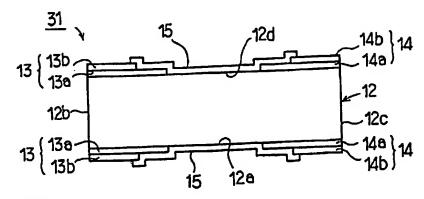




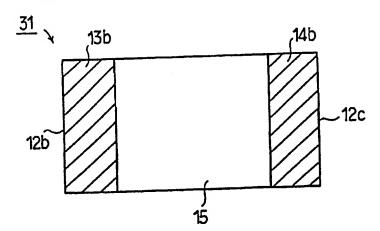




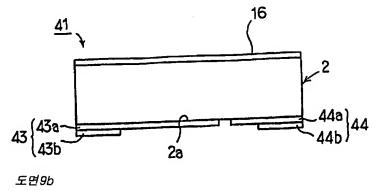
도면8a

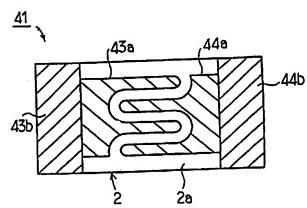


도면8b

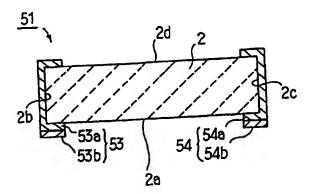


도면9a

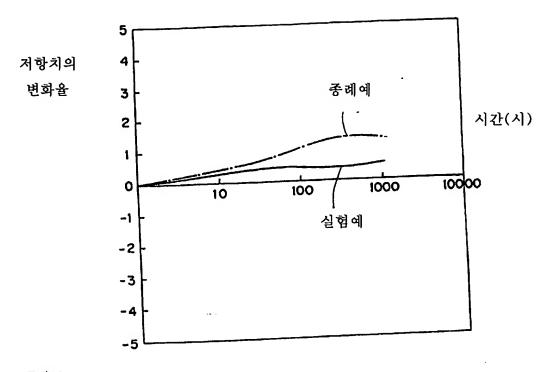




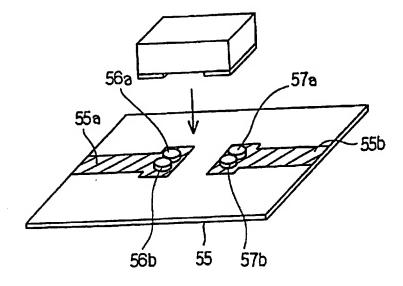




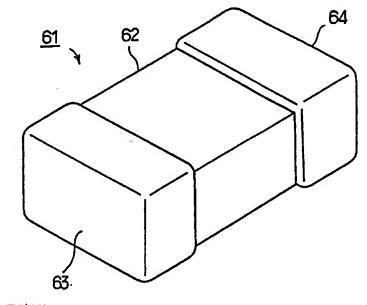
도면11



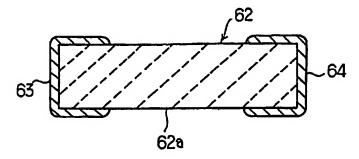




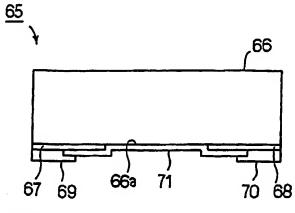
도명13a



도면13b



도면14a



도면14b

